(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2020년09월08일
(11) 등록번호 10-2153808
(24) 등록일자 2020년09월02일

(51) 국제특허분류(Int. Cl.)
H01L 21/02 (2006.01) *C23C 16/452* (2006.01)
(52) CPC특허분류
H01L 21/02271 (2013.01)
C23C 16/452 (2013.01)
(21) 출원번호 10-2019-0004673
(22) 출원일자 2019년01월14일
심사청구일자 2019년01월14일
(65) 공개번호 10-2020-0088101
(43) 공개일자 2020년07월22일
(56) 선행기술조사문헌
KR1020150040406 A
KR1020140147199 A

(73) 특허권자
한국과학기술원
대전광역시 유성구 대학로 291(구성동)
(72) 발명자
임성갑
대전광역시 유성구 대학로 291 (구성동, 한국과학기술원)
박관용
대전광역시 유성구 대학로 291 (구성동, 한국과학기술원)
이창현
대전광역시 유성구 대학로 291 (구성동, 한국과학기술원)
(74) 대리인
양성보

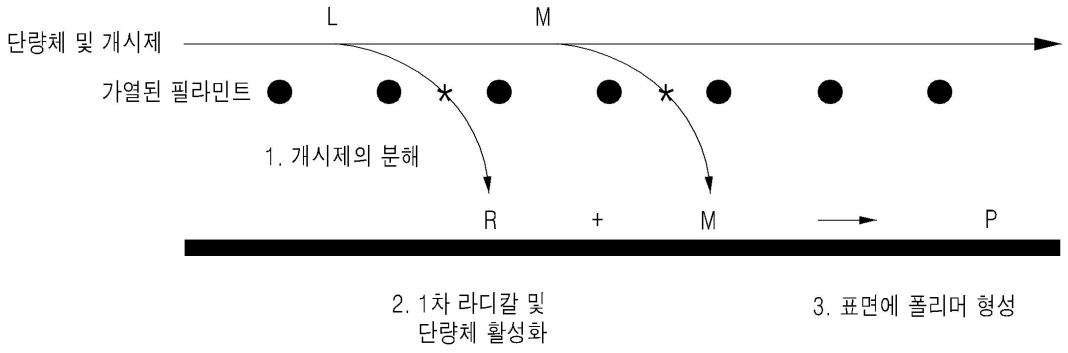
전체 청구항 수 : 총 9 항 심사관 : 양진석

(54) 발명의 명칭 **개시제를 사용한 화학 기상 증착 공정을 이용한 고성능 고분자 절연막의 제조 방법 및 그에 의해 제조된 고분자 절연막**

(57) 요 약

본 발명은 개시제를 사용하는 화학 기상 증착 방법(initiated chemical vapor deposition; iCVD)을 이용하여 다이아크릴레이트(Diacrylate) 계열의 고분자 절연막을 제조하는 기술에 관한 것으로, 개시제를 사용하는 화학 기상 증착 방법(initiated chemical vapor deposition; iCVD)을 이용하여 다이아크릴레이트(Diacrylate) 계열의 고분자를 합성하는 단계, 상기 합성된 가교 고분자(cross-linking polymer)를 블로킹 유전막(Blocking dielectric layer)으로 사용하고, 상기 블로킹 유전막 상에 iCVD 공정을 통해 고분자 폴리머를 형성하는 단계 및 상기 블로킹 유전막 상에 상기 고분자 폴리머가 증착되어 메모리 특성을 나타내는 고분자 절연막을 형성하는 단계를 포함한다.

대 표 도



(52) CPC특허분류
H01L 21/02107 (2013.01)
H01L 21/02118 (2013.01)
H01L 21/02225 (2013.01)
H01L 21/0262 (2013.01)

이 발명을 지원한 국가연구개발사업

과제고유번호	1711073414(세부과제번호:2017M3A6A5052509)
부처명	과학기술정보통신부
과제관리(전문)기관명	한국연구재단
연구사업명	원천기술개발사업
연구과제명	기상증착 고분자 기반 고성능 절연소재 개발(2018)
기 여 율	1/1
과제수행기관명	한국과학기술원
연구기간	2018.03.01 ~ 2018.12.31

명 세 서

청구범위

청구항 1

개시제를 사용하는 화학 기상 증착 방법(initiated chemical vapor deposition; iCVD)을 이용하여 다이아크릴레이트(Diacrylate) 계열의 고분자를 합성하는 단계;

상기 합성된 가교 고분자(cross-linking polymer)를 블로킹 유전막(Blocking dielectric layer)으로 사용하고, 상기 블로킹 유전막 상에 iCVD 공정을 통해 고분자 폴리머를 형성하는 단계; 및

상기 블로킹 유전막 상에 상기 고분자 폴리머가 증착되어 메모리 특성을 나타내는 고분자 절연막을 형성하는 단계

를 포함하는 iCVD 공정을 이용한 고성능 고분자 절연막의 제조 방법.

청구항 2

제1항에 있어서,

상기 고분자를 합성하는 단계는

개시제를 열분해하여 자유 라디칼(free radical)을 형성하고, 상기 자유 라디칼을 이용하여 단량체를 활성화하여 연쇄 중합 반응시키는 iCVD 공정을 이용하여 다이아크릴레이트 계열의 단량체를 상기 다이아크릴레이트 계열의 고분자로 합성하는, iCVD 공정을 이용한 고성능 고분자 절연막의 제조 방법.

청구항 3

제2항에 있어서,

상기 다이아크릴레이트 계열의 단량체는

다이아크릴레이트 계열의 디에틸렌 글리콜 다이아크릴레이트(Di(ethylene glycol) diacrylate), 1,3-부탄디올 다이아크릴레이트(1,3-Butanediol diacrylate), 네오펜틸 글리콜 다이아크릴레이트(Neopentyl glycol diacrylate), 1,4-부탄디올 다이아크릴레이트(1,4-Butanediol diacrylate) 및 1,6-헥산디올 다이아크릴레이트(1,6-Hexanediol diacrylate) 중 어느 하나인 것을 특징으로 하는, iCVD 공정을 이용한 고성능 고분자 절연막의 제조 방법.

청구항 4

제1항에 있어서,

상기 고분자 폴리머를 형성하는 단계는

높은 파괴전압과 기계적 유연성을 나타내는 상기 합성된 가교 고분자를 상기 블로킹 유전막으로 사용하고, 상기 블로킹 유전막 상에 개시제를 열분해하여 자유 라디칼(free radical)을 형성하고, 상기 자유 라디칼을 이용하여 단량체를 활성화하여 연쇄 중합 반응시켜 상기 고분자 폴리머를 증착하는, iCVD 공정을 이용한 고성능 고분자 절연막의 제조 방법.

청구항 5

제4항에 있어서,

상기 고분자 절연막을 형성하는 단계는

상기 블로킹 유전막 상에 상기 고분자 폴리머를 증착하여 수 nm의 얇은 두께에서 수 μm의 두께까지 자유롭게 증착 가능하며, 빠른 증착속도, 우수한 절연특성과 유연성을 나타내는 상기 고분자 절연막을 형성하는 것을 특징으로 하는, iCVD 공정을 이용한 고성능 고분자 절연막의 제조 방법.

청구항 6

개시제를 사용하는 화학 기상 증착 방법(initiated chemical vapor deposition; iCVD)에 의해 합성된 다이아크릴레이트(Diacrylate) 계열의 고분자를 블로킹 유전막(Blocking dielectric layer)으로 사용하고, 상기 블로킹 유전막 상에 iCVD 공정으로 고분자 폴리머를 증착하여 형성되며, 메모리 특성을 나타내는 것을 특징으로 하는 고분자 절연막.

청구항 7

제6항에 있어서,

상기 고분자 폴리머는

폴리머 일렉트릿(Polymer electret)이며, 상기 iCVD 공정으로 인해 3nm의 두께로 상기 블로킹 유전막 상에 증착되는 것을 특징으로 하는 고분자 절연막.

청구항 8

제6항 또는 제7항의 고분자 절연막을 포함하는 박막 트랜지스터 소자.

청구항 9

제8항에 있어서,

상기 박막 트랜지스터 소자는

바텀 게이트(bottom gate) 박막 트랜지스터 소자인 것을 특징으로 하는, 박막 트랜지스터 소자.

발명의 설명

기 술 분 야

[0001] 본 발명은 개시제를 사용한 화학 기상 증착 공정을 이용한 고성능 고분자 절연막의 제조 방법 및 그에 의해 제조된 고분자 절연막에 관한 것으로, 보다 상세하게는 개시제를 사용하는 화학 기상 증착 방법(initiated chemical vapor deposition; iCVD)을 이용하여 다이아크릴레이트(Diacrylate) 계열의 고분자 절연막을 형성하는 기술에 관한 것이다.

배 경 기 술

[0002] 미래형 웨어러블 소자를 위하여, 정보를 저장하는 메모리 소자 역시 유연하면서 저전력 구동이 가능해야 한다.

[0003] 기존에는 유연 메모리 소자를 구현하기 위해 고분자 절연막이 사용되었으나, 기존 고분자 기반의 절연막 예를 들어, 액상 공정으로 형성된 절연막의 경우, 절연 특성 및 파괴 전압이 높지 않아서 두꺼운 두께의 절연막을 사용할 수 밖에 없는 한계가 존재하였다.

[0004] 이렇듯, 기존에는 두꺼운 절연막 사용으로 인해 프로그래밍/이레이징 전압(programming/erasing voltages)이 높을 수 밖에 없으므로 저전력 유연 메모리 소자 구현에 어려움이 존재하였다.

발명의 내용

해결하려는 과제

[0006] 본 발명의 목적은 기존 기술의 한계를 극복하기 위해, iCVD 공정을 이용하여 얇은 두께에서도 우수한 절연 특성(높은 파괴 전압) 및 기계적 유연성을 가지는 다이아크릴레이트(Diacrylate) 계열의 고분자 절연막을 형성하고자 한다.

과제의 해결 수단

[0007] 본 발명의 실시예에 따른 iCVD 공정을 이용한 고성능 고분자 절연막의 제조 방법은 개시제를 사용하는 화학 기상 증착 방법(initiated chemical vapor deposition; iCVD)을 이용하여 다이아크릴레이트(Diacrylate) 계열의

고분자를 합성하는 단계, 상기 합성된 가교 고분자(cross-linking polymer)를 블로킹 유전막(Blocking dielectric layer)으로 사용하고, 상기 블로킹 유전막 상에 iCVD 공정을 통해 고분자 폴리머를 형성하는 단계 및 상기 블로킹 유전막 상에 상기 고분자 폴리머가 증착되어 메모리 특성을 나타내는 고분자 절연막을 형성하는 단계를 포함한다.

[0008] 상기 고분자를 합성하는 단계는 개시제를 열분해하여 자유 라디칼(free radical)을 형성하고, 상기 자유 라디칼을 이용하여 단량체를 활성화하여 연쇄 중합 반응시키는 iCVD 공정을 이용하여 다이아크릴레이트 계열의 단량체를 상기 다이아크릴레이트 계열의 고분자로 합성할 수 있다.

[0009] 상기 다이아크릴레이트 계열의 단량체는 다이아크릴레이트 계열의 디에틸렌 글리콜 다이아크릴레이트(Di(ethylene glycol) diacrylate), 1,3-부탄디올 다이아크릴레이트(1,3-Butanediol diacrylate), 네오펜틸 글리콜 다이아크릴레이트(Neopentyl glycol diacrylate), 1,4-부탄디올 다이아크릴레이트(1,4-Butanediol diacrylate) 및 1,6-헥산디올 다이아크릴레이트(1,6-Hexanediol diacrylate) 중 어느 하나일 수 있다.

[0010] 상기 고분자 폴리머를 형성하는 단계는 높은 파괴전압과 기계적 유연성을 나타내는 상기 합성된 가교 고분자를 상기 블로킹 유전막으로 사용하고, 상기 블로킹 유전막 상에 개시제를 열분해하여 자유 라디칼(free radical)을 형성하고, 상기 자유 라디칼을 이용하여 단량체를 활성화하여 연쇄 중합 반응시켜 상기 고분자 폴리머를 증착할 수 있다.

[0011] 상기 고분자 절연막을 형성하는 단계는 상기 블로킹 유전막 상에 상기 고분자 폴리머를 증착하여 수 nm의 얇은 두께에서 수 μm의 두께까지 자유롭게 증착 가능하며, 빠른 증착속도, 우수한 절연특성과 유연성을 나타내는 상기 고분자 절연막을 형성할 수 있다.

[0012] 본 발명의 실시예에 따른 고분자 절연막은 개시제를 사용하는 화학 기상 증착 방법(initiated chemical vapor deposition; iCVD)에 의해 합성된 다이아크릴레이트(Diacrylate) 계열의 고분자를 블로킹 유전막(Blocking dielectric layer)으로 사용하고, 상기 블로킹 유전막 상에 iCVD 공정으로 고분자 폴리머를 증착하여 형성되며, 메모리 특성을 나타낸다.

[0013] 상기 고분자 폴리머는 폴리머 일렉트릿(Polymer electret)이며, 상기 iCVD 공정으로 인해 3nm의 두께로 상기 블로킹 유전막 상에 증착될 수 있다.

[0014] 본 발명의 실시예에 따른 박막 트랜지스터 소자는 고분자 절연막을 포함한다.

[0015] 상기 박막 트랜지스터 소자는 바텀 게이트(bottom gate) 박막 트랜지스터 소자일 수 있다.

발명의 효과

[0016] 본 발명의 실시예에 따르면, iCVD 공정을 이용하여 얇은 두께에서도 우수한 절연 특성(높은 파괴 전압) 및 기계적 유연성을 가지는 다이아크릴레이트(Diacrylate) 계열의 고분자 절연막을 형성함으로써, 동일 동정으로 매우 얇은 두께(약 3nm)의 고분자 절연막을 적층하여 이중층(bilayer) 절연막을 제작할 수 있으며, 이를 유연 저전력 메모리 소자에 구현할 수 있다.

[0017] 또한, 본 발명의 실시예에 따르면, 가교 고분자로 다양한 용매에 녹지 않고, 증착속도가 빠른 다이아크릴레이트(Diacrylate) 계열의 고분자 절연막을 형성하고, 고분자 절연막의 두께를 수 nm까지 줄임으로써, 다른 메모리 특성 저하 없이 구동전압(programming/erasing voltages)만을 독립적으로 줄일 수 있다.

[0018] 또한, 본 발명의 실시예에 따르면, 용매에 취약한 유기 전자소자들에 증착이 가능하며, 유기 전자소자들을 보호하는 패시베이션(passivation) 층으로 활용이 가능한 다이아크릴레이트(Diacrylate) 계열의 고분자 절연막을 형성할 수 있다.

[0019] 또한, 본 발명의 실시예에 따르면, 다이아크릴레이트(Diacrylate) 계열의 고분자 절연막을 통해 14V 이하의 저전력 구동이 가능한 유연 메모리 소자를 구현할 수 있다.

도면의 간단한 설명

[0020] 도 1은 개시제를 사용한 화학 기상 증착(initiated Chemical Vapor Deposition; iCVD)을 설명하기 위한 도면이다.

도 2는 본 발명의 실시예에 따른 iCVD 공정을 이용한 고성능 고분자 절연막의 형성 방법의 흐름도를 도시한 것

이다.

도 3은 본 발명의 실시예에 따른 다이아크릴레이트 계열의 단량체를 설명하기 위해 도시한 것이다.

도 4는 본 발명의 실시예에 따른 합성된 다이아크릴레이트 계열의 고분자에 관한 실험 결과를 도시한 것이다.

도 5는 본 발명의 실시예에 따른 합성된 다이아크릴레이트 계열의 고분자의 절연 특성에 대한 실험 결과를 도시한 것이다.

도 6은 본 발명의 실시예에 따른 고분자 절연막을 이용한 바텀 게이트 소자에 관한 실험 결과를 도시한 것이다.

도 7 및 도 8은 본 발명의 실시예에 따른 고분자 절연막을 적용한 저전력 유연 메모리 소자에 관한 실험 결과를 도시한 것이다.

발명을 실시하기 위한 구체적인 내용

[0021] 이하, 본 발명에 따른 실시예들을 첨부된 도면을 참조하여 상세하게 설명한다. 그러나 본 발명이 실시예들에 의해 제한되거나 한정되는 것은 아니다. 또한, 각 도면에 제시된 동일한 참조 부호는 동일한 부재를 나타낸다.

[0022] 또한, 본 명세서에서 사용되는 용어(terminology)들은 본 발명의 바람직한 실시예를 적절히 표현하기 위해 사용된 용어들로서, 이는 시청자, 운용자의 의도 또는 본 발명이 속하는 분야의 관례 등에 따라 달라질 수 있다. 따라서, 본 용어들에 대한 정의는 본 명세서 전반에 걸친 내용을 토대로 내려져야 할 것이다.

[0024] 도 1은 개시제를 사용한 화학 기상 증착(initiated Chemical Vapor Deposition; iCVD)을 설명하기 위한 도면이다.

[0025] 본 발명은 개시제를 사용한 화학 기상 증착 공정을 이용한 고성능 고분자 절연막의 제조 방법 및 그에 의해 제조된 고분자 절연막에 관한 것으로, 도 1을 참조하여 개시제를 사용한 화학 기상 증착(initiated Chemical Vapor Deposition; iCVD)에 대해 설명하자면, I는 개시제(initiator), M은 단량체(monomer), R은 자유 라디칼(free radical)을 의미하며, P는 자유 라디칼에 의해 단량체의 중합이 일어났음을 의미한다.

[0026] 개시제의 열분해에 의해 자유 라디칼이 형성되면 자유 라디칼이 단량체를 활성화시켜 이후 주변 단량체들의 중합을 유도하게 되고, 이 반응이 계속되어 유기 고분자 박막을 형성하게 된다.

[0027] 개시제를 자유 라디칼화 하는 반응에 사용되는 온도는 기상 반응기 필라멘트로부터 가해진 열만으로 충분하다. 따라서, 본 발명의 실시예들에서 사용되는 공정들은 낮은 전력으로도 충분히 수행될 수 있다. 아울러 기상 반응기의 반응 압력은 50 내지 2000 mTorr 범위인 바, 엄격한 고진공 조건이 필요하지 않으므로, 고진공 펌프가 아닌 단수 로터리 펌프만으로도 공정을 수행할 수 있다.

[0028] 공정을 통해 획득되는 고분자 박막의 물성은 개시제를 사용한 화학 기상 증착법(iCVD)의 공정 변수를 제어함으로써 쉽게 조절할 수 있다. 즉, 공정 압력, 시간, 온도, 개시제 및 단량체의 유량, 필라멘트 온도 및 기판 온도 등을 목적하는 바에 따라 당업자가 조절함으로써 고분자 박막의 분자량, 목적하는 박막의 두께, 조성, 증착 속도 등과 같은 물성 조절이 가능하다.

[0029] 본 발명의 '개시제'는 반응기에서 열의 공급에 의해 분해되어 자유 라디칼(free radical)을 형성하는 물질로서 단량체를 활성화시킬 수 있는 물질이면 특별히 한정되지 않는다. 바람직하게, 개시제는 과산화물일 수 있으며, 예로써 개시제는 TBPO(tert-butyl peroxide, 터트-부틸 페록사이드)일 수 있다. TBPO는 약 110℃의 끓는 점을 갖는 휘발성 물질로서 150℃ 전후에서 열분해를 하는 물질이다. 한편 개시제 부가량은 통상의 중합 반응에 필요한 양으로 당업계에 공지되어 있는 양을 첨가할 수 있으며, 예를 들어 0.5 내지 5mol%로 첨가될 수 있으나, 상기 범위에 한정되지 않고 상기 범위보다 많거나 적을 수 있다.

[0030] 본 발명의 '단량체'는 화학 기상 증착법에서 휘발성을 가지며, 개시제에 의해 활성화될 수 있는 물질이다. 감압 및 승온 상태에서 기화될 수 있으며, 본 발명은 1,4-부탄디올 다이아크릴레이트(BDDA) 단량체를 이용하여 가교 고분자인 pBDDA를 합성할 수 있다.

[0031] 일 예로, 본 발명의 반응기 내 고온 필라멘트를 150℃ 내지 250℃로 유지하면 기상 반응을 유도할 수 있는데, 상기 필라멘트의 온도는 TBPO 열분해에 있어서는 충분히 높은 온도이나, 다른 단량체를 포함한 대부분 유기물은 열분해 되지 않는 온도로서, 다양한 종류의 단량체들이 화학적 손상 없이 고분자 박막으로 전환될 수 있다.

[0032] 본 발명의 일실시예에 따른 고분자 박막은 1,4-부탄디올 다이아크릴레이트(BDDA)와 같은 아크릴레이트

(acrylate) 계열의 절연막이며, 이는 높은 절연 특성을 가지므로 고전계(high field)의 메모리 소자에 적합하다.

[0034] 도 2는 본 발명의 실시예에 따른 iCVD 공정을 이용한 고성능 고분자 절연막의 형성 방법의 흐름도를 도시한 것이고, 도 3은 본 발명의 실시예에 따른 다이아크릴레이트 계열의 단량체를 설명하기 위해 도시한 것이다.

[0035] 도 2를 참조하면, 단계 210에서, 개시제를 사용하는 화학 기상 증착 방법(initiated chemical vapor deposition; iCVD)을 이용하여 다이아크릴레이트(Diacrylate) 계열의 고분자를 합성한다.

[0036] 단계 210은 개시제를 열분해하여 자유 라디칼(free radical)을 형성하고, 자유 라디칼을 이용하여 단량체를 활성화하여 연쇄 중합 반응시키는 iCVD 공정을 이용하여 다이아크릴레이트 계열의 고분자를 합성하여 가교 고분자(cross-linking polymer)를 형성할 수 있다.

[0037] 예를 들면, 단계 210에서 가열된 필라멘트에 의해 개시제가 활성화되고, 기판 상에 흡착되어 있던 단량체들은 활성화된 개시제에 의해 라디칼화되어 활성을 가지게 된다. 이 때, 다이아크릴레이트는 두 개의 바이닐기를 가지고 있어, 고분자 중합이 시작되며, 30 내지 100 mtorr 정도의 낮은 공정압력과 상대적으로 높은 기판 온도 조건에서 진행될 수 있다.

[0038] 단계 210은 iCVD 공정을 이용하여 기판 상의 다이아크릴레이트 계열의 단량체를 다이아크릴레이트 계열의 고분자로 합성할 수 있다. 도 3을 참조하여 설명하면, 상기 다이아크릴레이트 계열의 단량체는 다이아크릴레이트 계열의 디에틸렌 글리콜 다이아크릴레이트(Di(ethylene glycol) diacrylate), 1,3-부탄디올 다이아크릴레이트(1,3-Butanediol diacrylate), 네오펜틸 글리콜 다이아크릴레이트(Neopentyl glycol diacrylate), 1,4-부탄디올 다이아크릴레이트(1,4-Butanediol diacrylate) 및 1,6-헥산디올 다이아크릴레이트(1,6-Hexanediol diacrylate) 중 어느 하나일 수 있다.

[0039] 또한, 상기 기판은 유리, 금속, 금속산화물, 목재, 종이, 섬유, 플라스틱, 고무, 피혁 및 실리콘 웨이퍼 중 어느 하나일 수 있다.

[0040] 단계 220에서, 단계 210을 통해 합성된 가교 고분자(cross-linking polymer)를 블로킹 유전막(Blocking dielectric layer)으로 사용하고, 블로킹 유전막 상에 iCVD 공정을 통해 고분자 폴리머를 형성한다.

[0041] 단계 220은 높은 파괴전압과 기계적 유연성을 나타내는 합성된 가교 고분자를 블로킹 유전막으로 사용하고, 블로킹 유전막 상에 개시제를 열분해하여 자유 라디칼(free radical)을 형성하며, 자유 라디칼을 이용하여 단량체를 활성화하여 연쇄 중합 반응시키는 iCVD 공정을 이용하여 고분자 폴리머를 증착할 수 있다.

[0042] 이 때, 고분자 폴리머의 물질은 poly(cyclosiloxane; 사이클로실록산) 또는 poly(perfluorodecylacrylatet; 퍼플루오르옥틸 메타크릴레이트) 등이 적용되는 것으로 예시하며, 이 밖에도 poly(FMA), poly(IBA), poly(EGDMA), poly(V3D3), poly(PFDA) 및 poly(V3D3-PFDA copolymer) 중 어느 하나가 적용될 수도 있다.

[0043] 단계 220에서 수행되는 iCVD 공정은 단계 210에서 수행되는 공정과는 다르게, 다이아크릴레이트 계열의 고분자 대신 다른 물질을 사용하는 것을 특징으로 한다. 또한, 단계 220에서 수행되는 iCVD 공정은 단계 210에서 수행된 다이아크릴레이트 iCVD 공정과 비교하였을 때, 상대적으로 낮은 공정 온도와 높은 공정 압력을 사용하는 것을 특징으로 한다.

[0044] 단계 230에서, 블로킹 유전막 상에 고분자 폴리머가 증착되어 메모리 특성을 나타내는 고분자 절연막을 형성한다.

[0045] 단계 230은 블로킹 유전막 상에 고분자 폴리머를 증착하여 수 nm의 얇은 두께에서 수 μm의 두께까지 자유롭게 증착 가능하며, 빠른 증착속도, 우수한 절연특성과 유연성을 나타내는 고분자 절연막을 형성할 수 있다.

[0046] 또한, 본 발명은 또 다른 관점에서 상기 고분자 절연막을 포함하는 박막 트랜지스터 소자에 관한 것이다.

[0047] 상기 박막 트랜지스터 소자는 바텀 게이트(bottom gate) 박막 트랜지스터 소자, 탑 게이트(top gate) 박막 트랜지스터 소자 또는 IGZO 박막 트랜지스터 소자인 것을 특징으로 하는 박막 트랜지스터 소자일 수 있으나, 이에 한정되는 것은 아니다.

[0049] 도 4는 본 발명의 실시예에 따른 합성된 다이아크릴레이트 계열의 고분자에 관한 실험 결과를 도시한 것이다.

[0050] 보다 상세하게는, 도 4(a)는 본 발명의 실시예에 따른 iCVD 공정을 이용하여 합성된 다이아크릴레이트 계열의 고분자를 도시한 것이고, 도 4(b)는 합성된 다이아크릴레이트 계열의 고분자의 파상수(wavenumber)에 대한 강도

(intensity) 결과를 도시한 것이며, 도 4(c)는 합성된 다이아크릴레이트 계열의 고분자의 표면특성을 도시한 것이다.

[0051] 도 4(a)를 참조하면, 본 발명의 실시예에 따라 다이아크릴레이트 계열의 1,4-부탄디올 다이아크릴레이트(1,4-Butanediol diacrylate; BDDA) 단량체를 이용하여 가교 고분자인 pBDDA를 합성한 것을 확인할 수 있다. 또한, 도 4(b) 및 도 4(c)를 참조하면, FTIR 분석을 통해 고분자 박막이 다른 작용기의 손상 없이 중합이 잘 되었음을 확인할 수 있고, AFM 분석을 통해 표면 역시 매우 평탄하여 게이트 절연막으로 적합한 것을 확인할 수 있다.

[0052] 이로 인해, 본 발명의 실시예에 따라 합성된 디아크릴레이트 계열의 1,4-부탄디올 디아크릴레이트(1,4-Butanediol diacrylate) 고분자는 iCVD 공정을 통해 보다 강한 강도와 63.8±1.0°의 표면특성을 나타내는 것을 알 수 있다.

[0054] 도 5는 본 발명의 실시예에 따른 합성된 다이아크릴레이트 계열의 고분자의 절연 특성에 대한 실험 결과를 도시한 것이다.

[0055] 합성된 고분자 박막의 전기적인 특성(절연특성)을 확인하기 위해 pBDDA를 이용하여 금속-절연체-금속(metal-insulator-metal, MIM) 소자를 제작하였으며, 50nm 두께의 알루미늄 전극을 이용하였다.

[0056] MIM 소자의 단면 투과전자현미경(transmission electron microscope; TEM) 이미지를 도 5(a)에 나타내었다. 도 5(a)를 참조하면, 제작한 MIM 소자의 단면을 TEM으로 관찰한 결과, 가교 고분자인 pBDDA가 알루미늄(Al) 전극 표면에 매우 균일하게 증착된 것을 확인할 수 있다. 특히, pBDDA의 두께가 17nm 정도로 매우 얇은 두께임에도 불구하고 핀 홀(pin hole)이나 결함(defect)이 관찰되지 않았는데, 이는 기상 공정인 iCVD 공정의 장점으로 개발한 고분자 절연막의 다운-확장성(down scalability)이 우수한 것으로 예상된다.

[0057] 도 5(b) 및 도 (c)를 참조하면, 단위 면적당 전기 용량(Ci)을 측정한 결과, 매우 얇은 두께로 인해 200nF/cm2의 높은 전기 용량 값을 나타내는 것을 알 수 있다.

[0058] 도 5(d)를 참조하면, 실제로 pBDDA의 절연 특성과 다운-확장성(down scalability)를 확인하기 위해 두께별 MIM 소자를 제작하여 전기장에 따른 누설전류(J-E) 특성을 확인하였다. 그 결과, 20nm의 얇은 두께까지도 pBDDA 절연막의 파괴 전압이 8MV/cm로 매우 우수한 절연 특성을 나타내는 것을 확인하였다. 또한, 두께를 14nm 정도까지 줄여도 여전히 파괴 전압이 6MV/cm 정도로 높았고, 우수한 절연 특성을 나타내었다. 이를 통해 pBDDA가 얇으면서도 매우 높은 파괴 전압을 필요로 하는 저전력 메모리 소자의 블로킹 절연막으로 적합한 것임을 확인하였다.

[0059] 도 5(e) 및 도 5(f)를 참조하면, pBDDA 절연막에 6MV/cm의 높은 전기장을 인가하면서 기계적 유연성 테스트를 진행한 결과, 3.5%의 매우 높은 변형률에서도 누설 전류의 증가없이 우수한 절연 특성을 유지하는 것을 확인할 수 있으며, 1.2%의 변형률에서 1000번의 벤딩(bending) 후에도 역시 절연 특성의 변화가 없이 유지되는 것을 확인할 수 있다. 이를 통해, 본 발명의 실시예에 따른 고분자 절연막이 저전력 유연 메모리 소자용 블로킹 절연막으로 적합한 것임을 확인하였다.

[0060] 즉, 도 5를 참조하면, 본 발명의 실시예에 따른 고분자 절연막은 매우 얇은 두께에서도 기존에 볼 수 없었던 매우 높은 파괴 전압을 나타내며, 기계적 유연성이 뛰어난 것을 알 수 있다. 이를 통해, 본 발명의 실시예에 따른 고분자 절연막은 저전력 유기 박막 트랜지스터용 게이트 절연막으로의 활용 가능성과 더불어, 유기물 기반 메모리 소자용 블로킹 유전막(Blocking dielectric layer)로 적합한 것을 확인할 수 있다.

[0061] 또한, 본 발명의 실시예에 따른 고분자 절연막은 매우 얇으면서도 우수한 절연특성의 블로킹 절연막이므로, 단순히 고분자 층을 적층함으로써, 메모리 소자를 구현할 수 있다.

[0063] 도 6은 본 발명의 실시예에 따른 고분자 절연막을 이용한 바텀 게이트 소자에 관한 실험 결과를 도시한 것이다.

[0064] 보다 상세하게는, 도 6(a)는 다이아크릴레이트 계열의 1,4-부탄디올 다이아크릴레이트(1,4-Butanediol diacrylate)를 블로킹 유전막으로 사용하는 바텀-게이트 TFT(bottom-gate TFT) 소자 구조를 도시한 것이고, 도 6(b) 및 도6(c)는 트랜스퍼(transfer) 특성 그래프를 도시한 것이다.

[0065] Bilayer 절연막을 이용하여 도 6(a)에 도시된 바와 같이 p-타입 펜타센(p-type pentacene) 기반의 유기 박막 트랜지스터를 제작하였다.

[0066] 도 6(b) 및 도 6(c)를 참조하면, 제작한 소자들 모두 히스테리시스(hysteresis) 없이 이상적인 소자 구동을 하는 것을 알 수 있다. 특히, 사용한 절연막의 두께가 매우 얇기 때문에 6V 이하의 저전력 구동도 가능하다.

[0067] 이러한 소자가 메모리 특성이 있는지 확인하기 위해, 소자의 게이트 전극에 일정량 이상의 펄스를 가하면서 트랜스퍼(transfer) 특성을 변화를 살펴보았다. 우선, 이중층(bilayer) 절연막을 이용한 네 개의 소자들에 각각 ±14V의 펄스를 인가하고, 트랜스터(transfer) 특성을 측정하였다. 도 6(c)를 참조하면, 펄스를 인가한 방향으로 트랜스퍼 커브 즉, 문턱전압(VT)이 이동하여 두 커브 사이의 거리가 멀어지는 것을 확인할 수 있다.

[0068] 특히, 이중층(bilayer) 절연막에서 일렉트릿(electret)인 pV3D3 두께가 얇아질수록 문턱전압 이동도(VT shift)가 증가하여 두 커브 사이의 거리가 증가하는 것을 확인할 수 있다. 이는 게이트 전극에 동일한 전압을 인가했을 때, pV3D3 두께가 줄어들수록 pV3D3에 걸리는 전기장이 증가하기 때문이다. 전기장이 증가하게 되면 결과적으로 많은 양의 전하들이 일렉트릿(electret) 내부로 원활하게 주입되어 트랩되고, 이로 인해 문턱전압 이동도(VT shift)를 증가시키는 것이다.

[0069] 즉, 도 6을 참조하면, 다이아크릴레이트 계열의 1,4-부탄디올 다이아크릴레이트(1,4-Butanediol diacrylate)를 블로킹 유전막으로 사용하는 경우, iCVD 공정은 용매를 사용하지 않기 때문에 아래에 있는 층(underlying layer)에 손상을 주지 않아 TFT 소자에 적합한 것을 알 수 있으며, 뛰어난 메모리 특성을 나타내는 것을 확인할 수 있다.

[0071] 도 7 및 도 8은 본 발명의 실시예에 따른 고분자 절연막을 적용한 저전력 유연 메모리 소자에 관한 실험 결과를 도시한 것이다.

[0072] 도 7(a) 및 도 7(b)를 참조하면, 게이트 전극에 가하는 펄스의 크기를 바꿔가면서 문턱전압(VT)의 변화를 분석한 결과, pV3D3가 두꺼워도 가해지는 펄스가 커지면 문턱전압 이동도(VT shift)는 증가하는 것을 확인할 수 있다.

[0073] 프로그래밍과 이레이징 전압이 증가하게 되어 각각의 방향으로 문턱전압이 더 이동하게 되고, 이로 인해 도 7(c)에 도시된 바와 같이 메모리 윈도우 역시 증가하게 된다. 결과적으로, 본 발명은 일렉트릿(electret)인 pV3D3의 두께를 줄임으로써, 충분한 메모리 윈도우(약 5V)를 획득하는데 필요한 게이트 전압의 크기를 14V까지 줄일 수 있다.

[0074] 메모리는 프로그래밍 전압(voltage)을 줄이는 것 외에도 트랩된 전하를 오랜 시간 안정적으로 유지하는 즉, 정보 저장 능력인 보유(retention) 특성도 중요하다. 액상 공정을 이용한 기존 기술들은 일렉트릿(electret)의 두께가 얇아질수록 불순물과 결함(defect)들 때문에 보유(retention) 특성이 떨어지는 것을 확인할 수 있다. 다만, 본 발명은 iCVD 기상 공정을 이용하여 고순도이면서 우수한 막질의 일렉트릿(electret)을 매우 얇은 두께로 도입하였기 때문에, 도 7(d) 및 도 7(e)에 도시된 바와 같이 두께에 따른 보유(retention) 특성들 역시 프로그래밍 전압(voltage)만 다를 뿐, pV3D3 두께에 무관하게 변화가 없는 것을 확인하였다.

[0075] 결과적으로, 본 발명은 iCVD 공정을 활용하여 우수한 막질의 이중층(Bilayer) 절연막을 형성하고, 일렉트릿(electret)의 두께를 3㎚까지 줄였기 때문에, 메모리의 다른 특성들의 저하 없이 구동 전압만 14V까지 줄일 수 있으므로, 저전력 메모리 소자 구현이 가능하다.

[0076] 저전력 메모리 소자를 폴리에틸렌 나프탈레이트(polyethylene naphthalate; PEN) 기판 상에 제작하여 유연성 평가를 수행한 결과, 도 8을 참조하면, iCVD bilayer 메모리 소자에 1.6%의 압력을 가해도 메모리 윈도우의 감소가 없고, 드레인 전류(drain current, ID)의 온 상태(on-state)와 오프 상태(off-state)가 뚜렷하게 구분되어 메모리 특성을 잘 유지하는 것을 확인할 수 있다.

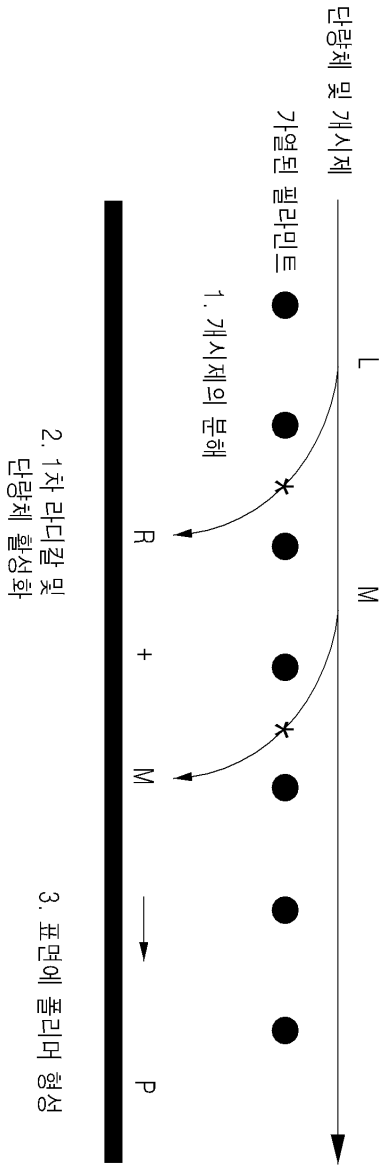
[0077] 마찬가지로, 1000번의 벤딩(bending)에도 메모리 특성의 저하 없이 소자가 잘 구동되는 것을 확인할 수 있다. 이로 인해, 본 발명은 iCVD bilayer 절연막을 이용하여 구동 전압을 낮추면서도 유연한 메모리 소자를 구현할 수 있음을 확인하였다.

[0079] 이상과 같이 실시예들이 비록 한정된 실시예와 도면에 의해 설명되었으나, 해당 기술분야에서 통상의 지식을 가진 자라면 상기의 기재로부터 다양한 수정 및 변형이 가능하다. 예를 들어, 설명된 기술들이 설명된 방법과 다른 순서로 수행되거나, 및/또는 설명된 시스템, 구조, 장치, 회로 등의 구성요소들이 설명된 방법과 다른 형태로 결합 또는 조합되거나, 다른 구성요소 또는 균등물에 의하여 대치되거나 치환되더라도 적절한 결과가 달성될 수 있다.

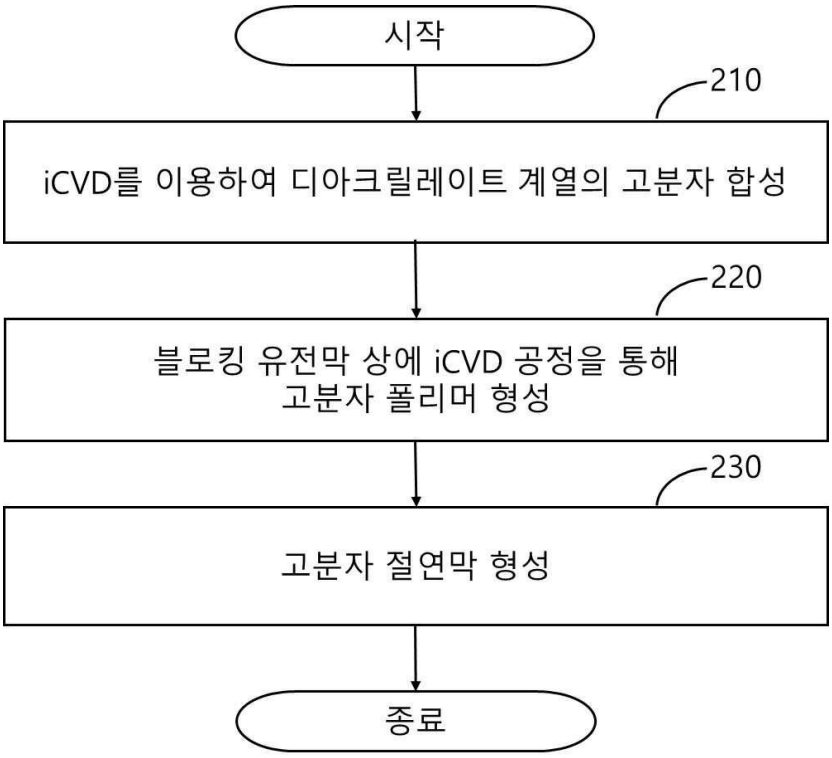
[0081] 그러므로, 다른 구현들, 다른 실시예들 및 특허청구범위와 균등한 것들도 후술하는 특허청구범위의 범위에 속한다.

도면

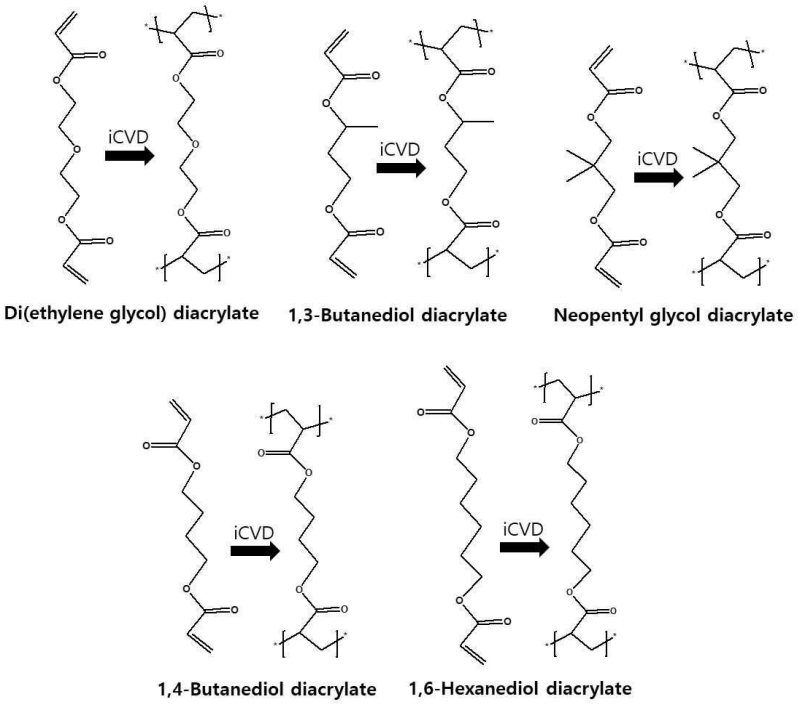
도면1



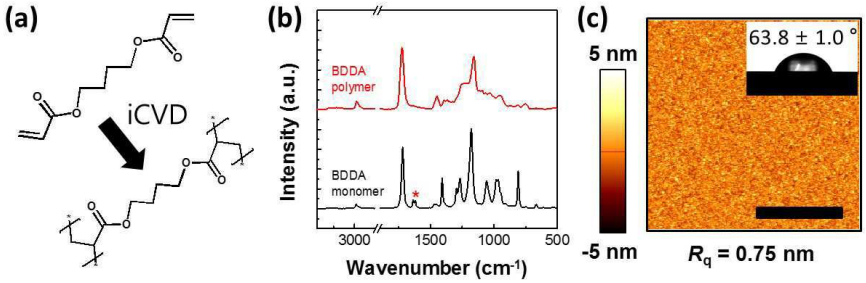
도면2


시작
210
iCVD를 이용하여 디아크릴레이트 계열의 고분자 합성
220
블로킹 유전막 상에 iCVD 공정을 통해
고분자 폴리머 형성
230
고분자 절연막 형성
종료

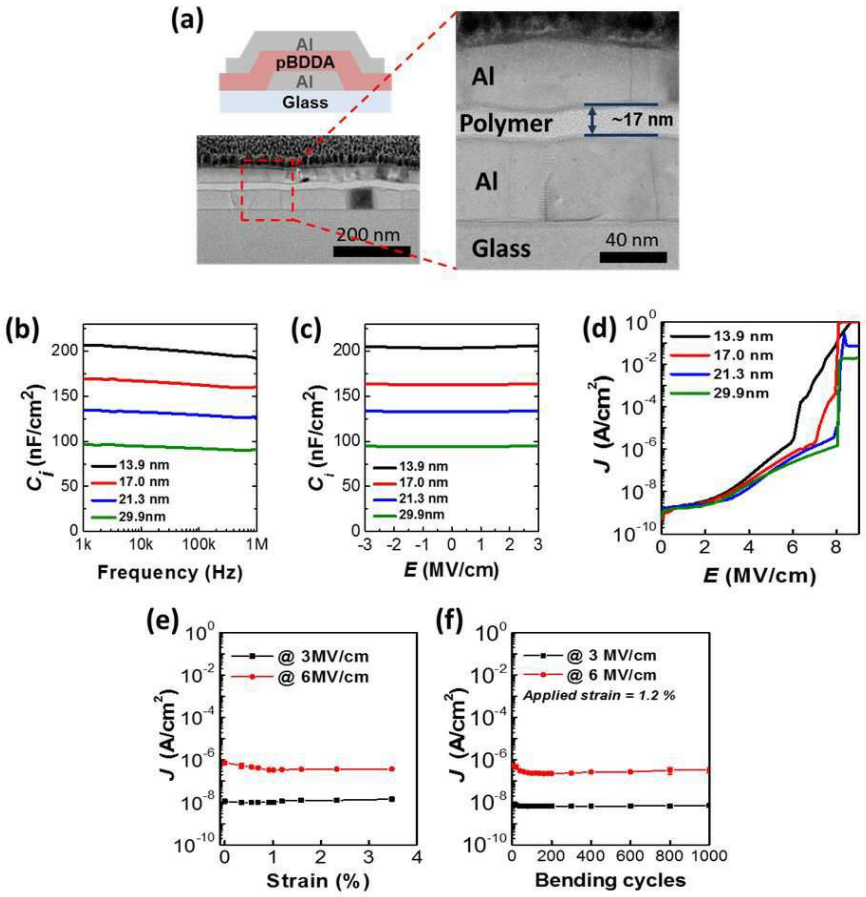
도면3


iCVD
Di(ethylene glycol) diacrylate
iCVD
1,3-Butanediol diacrylate
iCVD
Neopentyl glycol diacrylate
iCVD
1,4-Butanediol diacrylate
iCVD
1,6-Hexanediol diacrylate

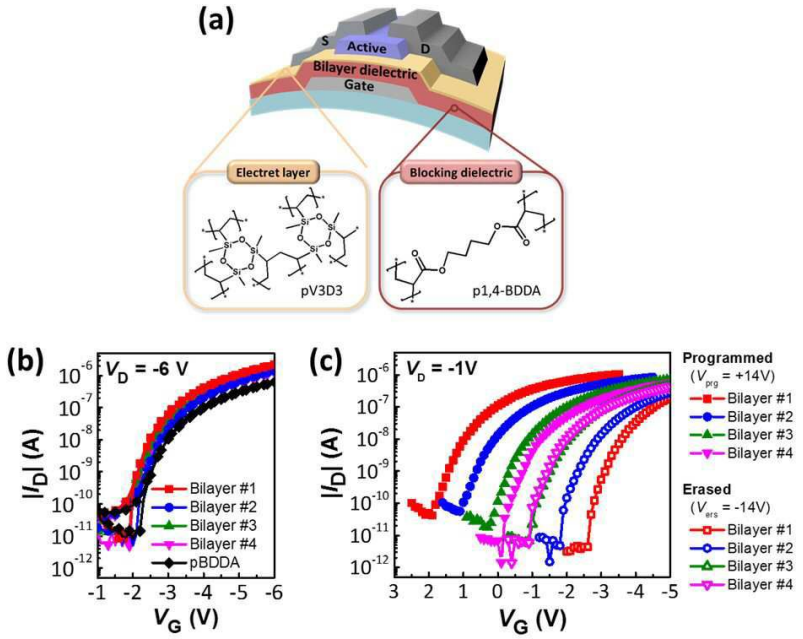
도면4


(a)
iCVD
(b)
BDDA polymer
BDDA monomer
Intensity (a.u.)
3000
1500
1000
500
Wavenumber (cm-1)
(c)
5 nm
-5 nm
63.8 ± 1.0 °
Rq = 0.75 nm

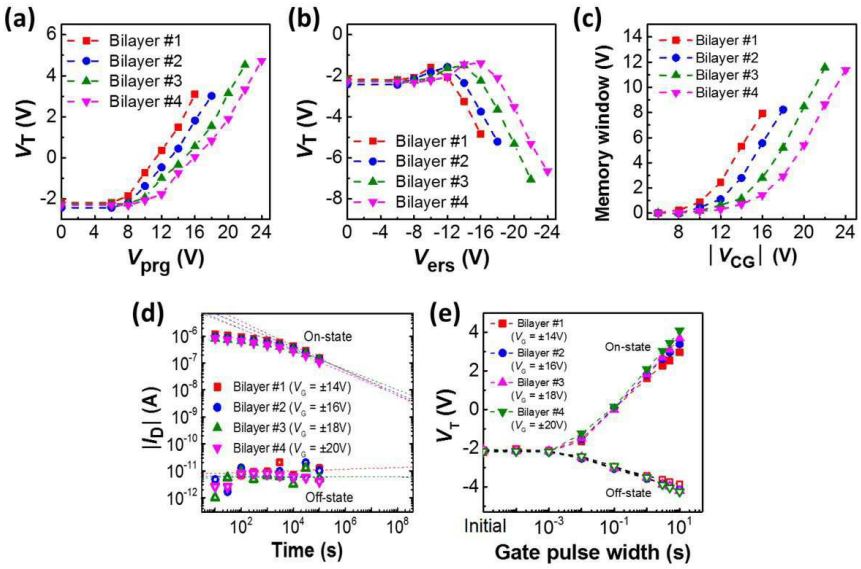
도면5


(a)
Al
pBDDA
Al
Glass
200 nm
Al
Polymer
~17 nm
Al
Glass
40 nm
(b)
Ci (nF/cm2)
13.9 nm
17.0 nm
21.3 nm
29.9nm
Frequency (Hz)
(c)
E (MV/cm)
(d)
J (A/cm2)
E (MV/cm)
(e)
@ 3MV/cm
@ 6MV/cm
Strain (%)
(f)
@ 3 MV/cm
@ 6 MV/cm
Applied strain = 1.2 %
Bending cycles

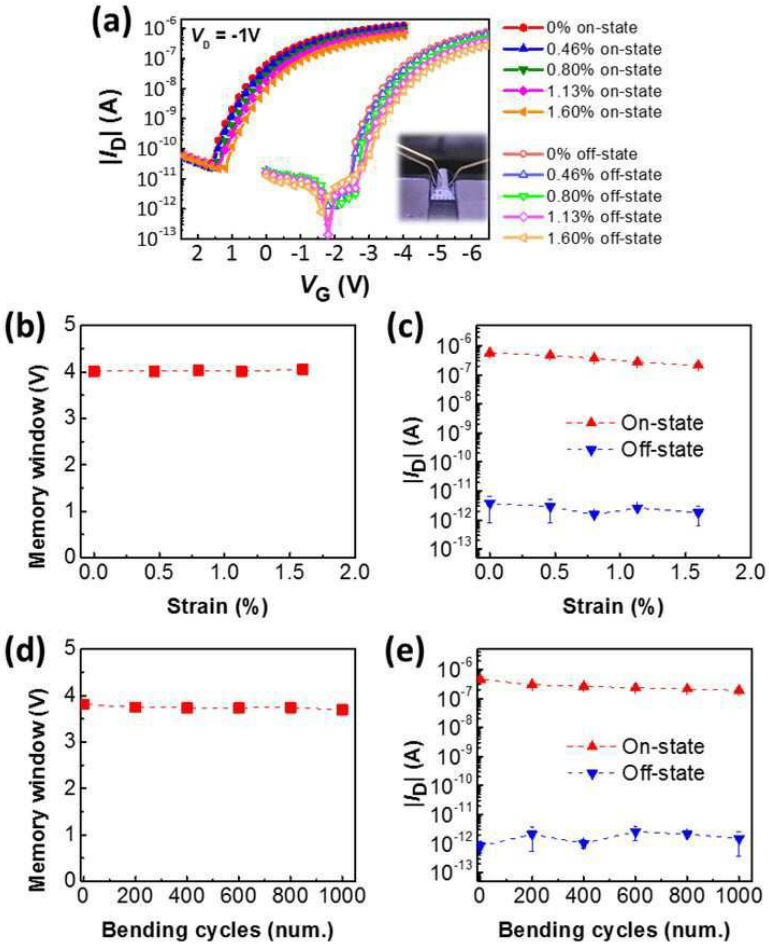
도면6


(a)
S
Active
D
Bilayer dielectric
Gate
Electret layer
Blocking dielectric
pV3D3
p1,4-BDDA
(b)
V_D = -6 V
$|I_D|$ (A)
Bilayer #1
Bilayer #2
Bilayer #3
Bilayer #4
pBDDA
V_G (V)
(c)
V_D = -1V
$|I_D|$ (A)
Programmed
(V_{prg} = +14V)
Bilayer #1
Bilayer #2
Bilayer #3
Bilayer #4
Erased
(V_{ers} = -14V)
Bilayer #1
Bilayer #2
Bilayer #3
Bilayer #4
V_G (V)

도면7


(a)
Bilayer #1
Bilayer #2
Bilayer #3
Bilayer #4
V_T (V)
V_{prg} (V)
(b)
Bilayer #1
Bilayer #2
Bilayer #3
Bilayer #4
V_T (V)
V_{ers} (V)
(c)
Bilayer #1
Bilayer #2
Bilayer #3
Bilayer #4
Memory window (V)
$|V_{CG}|$ (V)
(d)
On-state
Bilayer #1 (V_G = ±14V)
Bilayer #2 (V_G = ±16V)
Bilayer #3 (V_G = ±18V)
Bilayer #4 (V_G = ±20V)
Off-state
$|I_D|$ (A)
Time (s)
(e)
Bilayer #1 (V_G = ±14V)
Bilayer #2 (V_G = ±16V)
Bilayer #3 (V_G = ±18V)
Bilayer #4 (V_G = ±20V)
On-state
Off-state
V_T (V)
Initial
Gate pulse width (s)

도면8


(a)
V_D = -1V
$|I_D|$ (A)
V_G (V)
0% on-state
0.46% on-state
0.80% on-state
1.13% on-state
1.60% on-state
0% off-state
0.46% off-state
0.80% off-state
1.13% off-state
1.60% off-state
(b)
Memory window (V)
Strain (%)
(c)
$|I_D|$ (A)
On-state
Off-state
Strain (%)
(d)
Memory window (V)
Bending cycles (num.)
(e)
$|I_D|$ (A)
On-state
Off-state
Bending cycles (num.)